

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-106788

⑬ Int. Cl.⁴

G 09 F 9/30
G 09 G 3/20

識別記号

3 3 8

庁内整理番号

K-6866-5C
D-7335-5C

⑭ 公開 昭和63年(1988)5月11日

審査請求 未請求 発明の数 1 (全8頁)

⑮ 発明の名称 アクティブマトリックス駆動型装置の製造方法

⑯ 特 願 昭61-254026

⑰ 出 願 昭61(1986)10月24日

⑱ 発 明 者	川 村	哲 也	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	白 井	繁 信	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	小 川	鉄	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	筒 博	司	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	柄 沢	武	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	小 林	郁 典	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	宮 田	豊	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	近 村	隆 夫	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑲ 出 願 人	松下電器産業株式会社			大阪府門真市大字門真1006番地
⑲ 代 理 人	弁理士 中尾 敏男			外1名

明 細 書

1. 発明の名称

アクティブマトリックス駆動型装置の製造方法

2. 特許請求の範囲

(1) 複数本の第1の配線と複数本の第2の配線を絶縁層を介して互いに交差するように有し、前記第1の配線と前記第2の配線に電気的に接続されたアクティブ素子をマトリックス状に有し、前記第1の配線あるいは前記第2の配線に属する複数本の配線群の間接する配線どうしが配線の末端付近で第3の配線による接続あるいは非線型素子を介した第4の配線による接続によって互いに接続され、且つ前記第3の配線による接続により前記配線群を連続的に蛇行した一本の配線とした構成のアクティブマトリックスアレイ基板を用い、前記アクティブマトリックスアレイ基板に対して切断作業や表面処理作業あるいは他の部品との接合作業等を行い、この後に前記第3の配線による接続と非線型素子を介した前記第4の配線による接続をエッチングにより切り離すことを特徴とする

るアクティブマトリックス駆動型装置の製造方法。

(2) 第3の配線と第4の配線を形成した後に絶縁層を形成し、その後に前記第3の配線と前記第4の配線の少なくとも一部分が露出するように前記絶縁層を選択形成した構成のアクティブマトリックスアレイ基板を用い、前記第3の配線による接続と非線型素子を介した前記第4の配線による接続の切り離しを前記露出部分の配線の材料をエッチングにより除去することによりおこなうことを特徴とする特許請求の範囲第1項記載のアクティブマトリックス駆動型装置の製造方法。

(3) 第3の配線と第4の配線の非線型素子を除いた部分が第1の配線あるいは第2の配線のいずれか一方と同時に形成されたアクティブマトリックスアレイ基板を用いることを特徴とする特許請求の範囲第1項記載のアクティブマトリックス駆動型装置の製造方法。

(4) 第1の配線と第2の配線とが非線型素子を介した第4の配線により接続されたアクティブマトリックスアレイ基板を用いることを特徴とする特

特許請求の範囲第1項記載のアクティブマトリックス駆動型装置の製造方法。

(5) コンデンサを介してアクティブ素子に接続された共通電極配線を有し前記共通電極配線と第1の配線あるいは前記共通電極配線と第2の配線とが第3の配線により接続されるかあるいは非線型素子を介した第4の配線により接続されたアクティブマトリックスアレイ基板を用いることを特徴とする特許請求の範囲第1項記載のアクティブマトリックス駆動型装置の製造方法。

(6) 非線型素子を介した第4の配線がダイオードを介した配線であるアクティブマトリックスアレイ基板を用いることを特徴とする特許請求の範囲第1項記載のアクティブマトリックス駆動型装置の製造方法。

(7) ダイオードを介した第4の配線がリングダイオードを介した配線であることを特徴とする特許請求の範囲第8項記載のアクティブマトリックス駆動型装置の製造方法。

3. 発明の詳細な説明

ンサ502とともにマトリックス状に配置されている(説明図のため4×8のマトリックスであるが実際のTV表示用のものでは数万〜数十万の画素電極が作り込まれる)。またコンデンサ502は画像表示部(破線EFGHで囲まれた領域)全体に張りめぐらされた共通電極配線105にも接続されている。111と112と115はそれぞれ第1の配線と第2の配線と共通電極配線を基板外部の回路と接続するための外部接続端子である。そして第5図のごとく、アクティブマトリックスアレイ基板と対向電極を有する対向基板の2枚の基板に配向処理を行い、画像表示部において2枚の基板を数ミクロン程度の間隙をもたして対向させて固定し、その後基板の間隙に液晶を封入し、破線ABCDにそって基板100を切断し、さらに偏光板を貼り付け、外部接続端子を外部の駆動回路に接続するというような手順により液晶表示装置が作られる。このようにしてアクティブマトリックスアレイ基板を使って液晶表示装置を作る場合その工程中に生じる静電気のため不良(TF

産業上の利用分野

本発明は絶縁性基板上にスイッチング素子等のアクティブ素子を多数マトリックス状に配置してなるアクティブマトリックスアレイ基板を用い、液晶材料やエレクトロルミネッセンス材料(EL材料)などの被駆動材料を駆動したり、センサ材料(たとえば光電変換材料)を順次走査するアクティブマトリックス駆動型装置の製造方法に関するものである。

従来の技術

以下アクティブ素子として薄膜トランジスタ(TFT)を有するアクティブマトリックスアレイ基板を用いて液晶材料を駆動する液晶表示装置の製造方法を例に説明を行う。

第5図は液晶表示装置の作成に用いている従来のアクティブマトリックスアレイ基板の説明図である。100は透光性の絶縁性基板であり、101は第1の配線、102は第2の配線である。501はTFTであり第1の配線と第2の配線とに接続されており透光性の画素電極500とコンデ

Tが静電気により破壊されたり特性が変動してしまい画像欠陥となる現象)が発生することがある。そこで第5図に示したアクティブマトリックスアレイ基板には液晶表示装置の作成工程中に起こる静電気による不良の発生を抑えるための工夫がなされている。すなわち外部接続端子111と112を相互に接続する相互接続配線506を設けることにより外部から加わった静電気は非常に多くの配線に分散され、破線ABCDにそった基板100の切断を行い第1の配線と第2の配線を1本ずつ分離してしまうまでは静電気による不良の発生が抑えられる。(上記構成については例えば特開昭61-88557号公報参照)

発明が解決しようとする問題点

第1の配線や第2の配線に断線が生じると画像不良となる。従って液晶表示装置を組み立てる前にアクティブマトリックスアレイ基板単体の時点で断線の有無を検査し不良基板を選別除外することが生産性やコストの点で重要となる。ところが第5図のような静電気対策を行った従来のアクティ

フマトリックスアレイ基板では、通例数百本にも及ぶ第1の配線101と第2の配線102のそれぞれ1本ごとについて、その両端に検査装置の検査針を接触させて導通検査する事になり、長い検査時間と多数の配線を正確に検査するための高い精度と信頼性を有する検査装置が要求され、むしろ検査のために時間と費用がかかってしまい不良基板を選別除外するメリットが小さくなってしまふ。さらに第5図では導通検査を行うため配線101、102の片側でしか配線506による相互の接続を行っていないが、さらに静電気に強くするために配線101、102の両端で隣接する配線を接続してしまうと断線検査は不可能となってしまう。また第5図の構成では第1の配線101と第2の配線102間にショートがあってもこれを事前の電氣的検査で選別することができない。すなわち第5図のごとくの静電気対策を行うと不良基板を電氣的検査で選別する事ができないという問題点があった。

また静電気対策に関しても従来の方法では基板

工程が増加する。

本発明は上記の点に鑑み、静電気対策を行いつつも容易に断線検査や短絡検査を可能とし、更に基板切断後においても静電気対策の残存を可能とし、基板の切断とは独立して静電気対策の解除を行える構成とし、生産性（歩留まり、スループット等）の向上とコストの低減をはかることを目的とするものである。

問題を解決するための手段

上記問題点を解決するための本発明の技術的手段は、アクティブマトリックスアレイ基板の外周部（以下、第5図で破線EFGHの外側且つ破線ABCDの内側の領域をこのように称する）において第1の配線の末端部を第3の配線により選択的に接続し電氣的には連続的に蛇行した1本の長い配線となるようにし、さらに隣接する2本の第1の配線の末端部のうち第3の配線による接続を行っていない側の末端部にダイオードやトランジスタのような非線型素子を介した第4の配線による接続を行い、同様に第2の配線に関しても第1の配

切断時から外部回路への接続が完了するまでの間は静電気に対して無防備の状態である。とりわけ切断作業にダイヤモンドカッター等の機械的接触を伴う方法を用いると、切断作業自体が静電気を発生させ不良の発生の原因となってしまう、基板切断時における静電気対策が問題となる。

さらに実際の生産においては、1枚の基板上に複数個のアクティブマトリックスアレイを作成し、その後切断分離し一度に多数のアクティブマトリックスアレイ基板を生産する方が材料コストや生産性の点で有利なことが多い。この場合には基板切断後に配向処理（表面処理）を行い対向基板との接合作業等を行うことになる。配向処理として通常よく用いられるラビングや対向基板を貼り合わせるための接合材（接着剤）の印刷や微品の封入やこれらの工程に伴う洗浄やさらには保管時における静電気対策が問題となるので、このために最初の切断時に静電気対策のための相互接続配線506を残しておく、上記のごとくの作業の後にもう一度基板の切断を行う必要が生じてしまい

線と同じ構成とし、これらに加えて基板の切断とは独立して第3の配線と第4の配線を任意の時点でエッチングにより切断分離できる構成のアクティブマトリックスアレイ基板を作成し、これを用いて液晶表示装置を製造することである。

作用

本発明の上記技術的手段を施したアクティブマトリックスアレイ基板を用いて生産を行う場合、第4の配線には、これにつながる非線型素子にしきい値以上の電圧がかからないと電流が流れない。そこで第1の配線による配線群が第3の配線により連続的に蛇行した1本の長い配線となっているので、この両端に一度だけ検査装置の検査針を接触させ、しきい値以下の電圧で導通検査を行えば一括して数百本分の断線検査が完了する。もちろん第2の配線に関しても同様一括した断線検査が可能となる。また静電気のように高電圧での電荷の流入に対しては、第4の配線に接続された非線型素子にしきい値以上の電圧がかかり非線型素子を介して第4の配線にも電流が流れるため、流

入した電荷が基板全体にすみやかに分散され画像表示用のTFTの破壊や特性変動がおこりにくくなる。すなわち静電気対策を施した状態でありながらも第1の配線や第2の配線の一括断線検査が可能とし、更に静電気対策用の配線間の接続を基板の切断と独立して残すことができ、そして任意の時点で比較的簡単なエッチング工程により静電気対策を解除できるため、基板切断や表面処理作業やあるいは他の部品との接合作業等を静電気を気にせずに行え、静電気による不良発生を抑えつつコストの低減と生産性の向上をはかれる柔軟性のある製造工程を提供することができるようになる。

実施例

以下、本発明の実施例を図面にもとずいて説明する。第1図は本発明の第1の実施例に用いるアクティブマトリックスアレイ基板である。100は絶縁性基板であり、第1の配線101と第2の配線102は絶縁性の薄膜(図示せず)を介して互いに交差している。また導線EFGHで囲まれ

をすれば、第1の配線に断線が無い場合には111a-a-b-c-d-e-f-g-h-111bの経路で電流が流れるので、この導通状態を調べることで4本の配線群の一括した断線検査が可能となる。6本の第2の配線の配線群も同様に外部接続端子112aと112b間の導通状態を検査することにより一括した断線検査が可能となる。

第2図は第1図におけるリングダイオードを介した第4の配線104の構成を説明するものである。第2図(a)で101は第1の配線、107はダイオードであり106は基板切断後の任意の時点でエッチングにより配線を切断するための部分を示している。第2図(b)は第2図(a)に相当する部分の実際の平面図である。第2図(c)と第2図(d)は、それぞれ第2図(b)のAB線とCD線での断面図である。100は絶縁性基板でありこの場合ガラス基板を用いている。第1の配線101と第4の配線の主要部(ダイオード以外の部分)はCr薄膜を用いて同時に形成されたものである。201はSiNx薄膜でありTFT

の画像表示部は第5図のものとまったく同様の構成であり、アクティブ素子であるTFTを第1の配線と第2の配線の交差部付近にマトリックス状に有している。TFTのゲート電極は第1の配線101と接続されソース電極は第2の配線102と接続され、ドレイン電極は画素電極と信号記憶用のコンデンサに接続され、コンデンサは共通電極配線105にも接続されている。4本の第1の配線による配線群はアクティブマトリックスアレイ基板の外周部において第3の配線103による接続とダイオード107を介した第4の配線104による接続により交互に接続されている。106は基板切断後の任意の時点でエッチングにより第3の配線と第4の配線を切断するための部分を示すものである。なおダイオードは正電圧のしきい値をもったものを2個リング状に接続したリングダイオードとして用いている。111aと111bは第1の配線を外部回路に接続するための外部接続端子であるが、これらに検査針を当ててダイオード107のしきい値以下の電圧で導通検査

Tのゲート絶縁膜及び第1の配線と第2の配線間の絶縁に用いられている。202はアモルファスシリコン薄膜でありTFTの半導体層として用いられている。203は第4の配線の材質Crとは異なった材質(たとえばAl)により形成されたTFTのソース・ドレイン電極であり、これらはCr薄膜によるゲート電極とともにアモルファスシリコン薄膜202部にTFTを形成している(なお第2図(d)はTFTの断面図となっており、画像表示部のTFTと全く同時に形成されている)。そしてTFTのゲート電極とソース電極を接続することによりダイオード107が実現されている。なおこの場合203のソース・ドレイン電極は第2の配線と同一材料であり同時に形成されたものである。そして106部におけるSiNx薄膜201が選択的に除去されて第4の配線の一部が露出している。このような構成でリングダイオードを介した第4の配線による接続が形成される。また第3の配線による接続についても第2図におけるダイオードを省略した構成に形成さ

れている。以上の構成のアクティブマトリックスアレイ基板をCrのエッチング液に浸漬するとCrによる配線のうち108部の露出しているCrのみが溶け去り、隣接した第1あるいは第2の配線間の接続をエッチングにより任意の時点で容易に分離することができる。

従って、第1図のアクティブマトリックスアレイ基板を用いて液晶表示装置を製造する場合、一括した断線の検査が可能でありながらも静電気による高電圧での外部からの電荷の流入に対しては、電荷が速やかに基板全体に分散され画像表示部のTFTの破壊や特性の変動が起りにくくなる。そして基板切断や配向処理(表面処理)や対向基板との接合作業や液晶の封入作業等を行ってから静電気対策のための第3の配線と第4の配線による電気的な短絡を任意の時点にエッチングにより切り離すことも可能となり、静電気破壊のおこりにくい柔軟性のある製造工程を提供できる。なお本実施例の構成では第3の配線103による接続とダイオード107を介した第4の配線104に

ダイオードを介した第4の配線104と配線300により接続された関係になっており、外部から電荷が流入しても第1の配線と第2の配線間にダイオードのしきい値の2倍以上の電圧差が生じると速やかに電流が流れ画像表示部のTFTのゲート電極(第1の配線と接続されている)とソース電極(第2の配線と接続されている)間での電位差による静電気的な破壊は大変おこりにくい構成となっている。

従って、第3図のアクティブマトリックスアレイ基板を用いて液晶表示装置を製造する場合も、一括した断線の検査が可能でありながら外部から流入した電荷が速やかに基板全体に分散され静電気によるアクティブ素子の破壊や特性の変動が起りにくくなる。また基板の切断と独立して任意の時点で第3の配線と第4の配線による電気的な短絡をエッチングにより切り離すことが可能となり、第1の実施例同様に静電気破壊のおこりにくい柔軟性のある製造工程を提供できる。

次に本発明の第3の実施例について説明する。

よる接続を形成するために余分な薄膜形成及びパターニングは行っておらず、全く静電気対策をしない場合と比べても増加する工程は第3と第4の配線を切断するためのエッチングとこれに伴う洗浄のみであり、静電気対策を施しながらも液晶表示装置製造全体に占める工程の増加の割合は大変小さく、きわめて有効な方法である。

次に本発明の第2の実施例について説明する。

第3図は第2の実施例に用いるアクティブマトリックスアレイ基板である。破線EFGH部で囲まれた画像表示部の構成は第1の実施例のものと全く同じであるが、アクティブマトリックスアレイ基板の外周部においてリングダイオードを介した第4の配線104による接続が、隣どうしの配線間のみだけでなく基板全体にめぐらされた配線300にも接続された形になっており、静電気の電荷がよりすみやかに分散される構成となっている(なお配線300として共通電極配線105を使用することも可能である)。また本実施例では第1の配線101と第2の配線102間もリング

第4図は第3の実施例に用いるアクティブマトリックスアレイ基板である。破線EFGH部で囲まれた画像表示部の構成は第1の実施例のものと全く同じであるが、アクティブマトリックスアレイ基板の外周部において、4本の第1の配線101による配線群と6本の第2の配線102による配線群と共通電極配線105がそれぞれ互いにリングダイオードを介した第4の配線104b, 104c, 104dにより間接的に接続されていることである(ただし104b, 104c, 104dは実際には直列n段のリングダイオードにより構成されている、これは第1の配線と第2の配線と共通電極配線間のショート検査(ショートがあるとやはり画像不良となる)を行う際に1段あたりのリングダイオードにかかる電圧を小さくし検査を確実にするためである)。この場合も画像表示部のTFTのゲート電極とソース電極間にはダイオードのしきい値のn倍以上の電圧はかからなくなっておりゲート電極とソース電極間での静電気破壊が起りにくくなる。

従って、第4図のアクティブマトリックスアレイ基板を用いて液晶表示装置を製造する場合、一括した断線の検査及びショート検査により不良基板の選別が可能でありながらも外部から流入した電荷が速やかに基板全体に分散され静電気によるアクティブ素子の破壊や特性の変動が起こりにくくなる。また基板の切断と独立して任意の時点に第3の配線と第4の配線による電気的な短絡をエッチングにより切り離すことが可能となり、静電気破壊のおこりにくい柔軟性のある製造工程を提供できる。

尚、本発明の上記3実施例においては説明のため第1の配線101と第2の配線102が合計10本のもので表現したが、実際の数100～数1000本の配線を有するアクティブマトリックスアレイ基板についても原理的に全く同様のことが行える。また、上記3実施例では切断線A B C D上に第1の配線と第2の配線やこれらにつながる配線材料が無い場合基板切断時のカッターや切断後の基板を保持するキャリアや容器と直接配線材

料が触れる確率が従来例に比べて非常に小さくなっており、カッターや治具や容器からの静電気的な破壊も少なくなっている。

発明の効果

以上述べてきたように本発明のアクティブマトリックスアレイ基板を用いることにより、基板の切断と独立した任意の時点まで一括した断線の検査を可能としながらも静電気によるアクティブ素子の破壊や特性の変動発生も低減でき、静電気による不良発生を抑え、コストの低減と生産性の向上をはかれ、実用的にきわめて有効である。

また本発明の上記3実施例で、1枚の基板から1枚のアクティブマトリックスアレイ基板しか作らない場合には、切断線A B C Dの外側は実現しようとする液晶表示装置と関係しないので、基板切断を全くおこなわなくても特に問題はなく、この場合には切断作業を省略でき工程が簡略化されるという効果も生ずる。

4、図面の簡単な説明

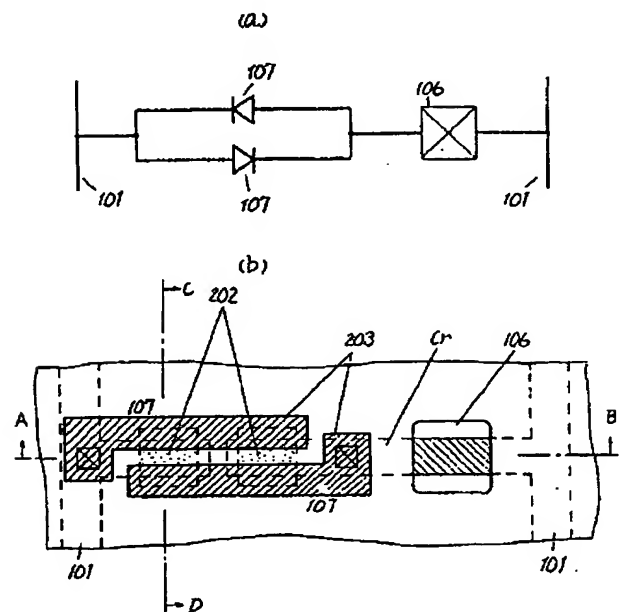
第1図は本発明の第1の実施例のアクティブマ

トリックスアレイ基板の要部平面図、第2図は第1図における第1の配線間のリングダイオードを介した第4の配線による接続の説明図であり、第2図(a)が回路図、第2図(b)は要部平面図、第2図(c)と第2図(d)はそれぞれ第2図(b)のA B線とC D線での断面図、第3図は第2の実施例のアクティブマトリックスアレイ基板の要部平面図、第4図は第3の実施例のアクティブマトリックスアレイ基板の要部平面図、第5図は従来のアクティブマトリックスアレイ基板の要部平面図である。

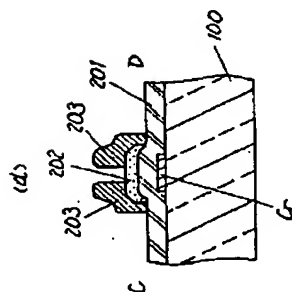
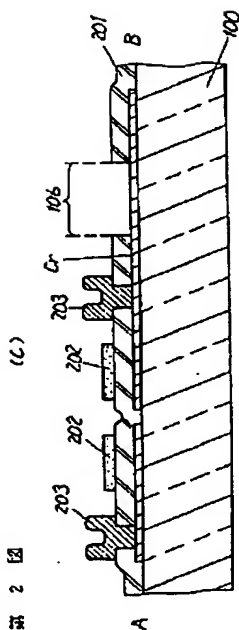
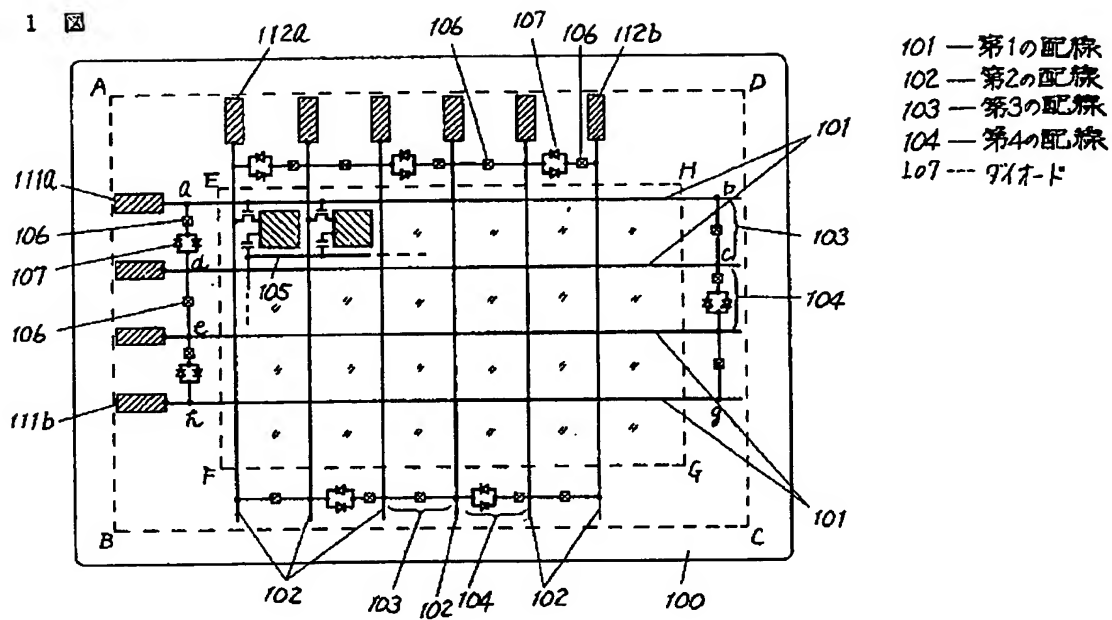
100…基板、101…第1の配線、102…第2の配線、103…第3の配線、104…第4の配線、105…共通電極配線、107…ダイオード。

代理人の氏名 弁理士 中尾敏男 ほか1名

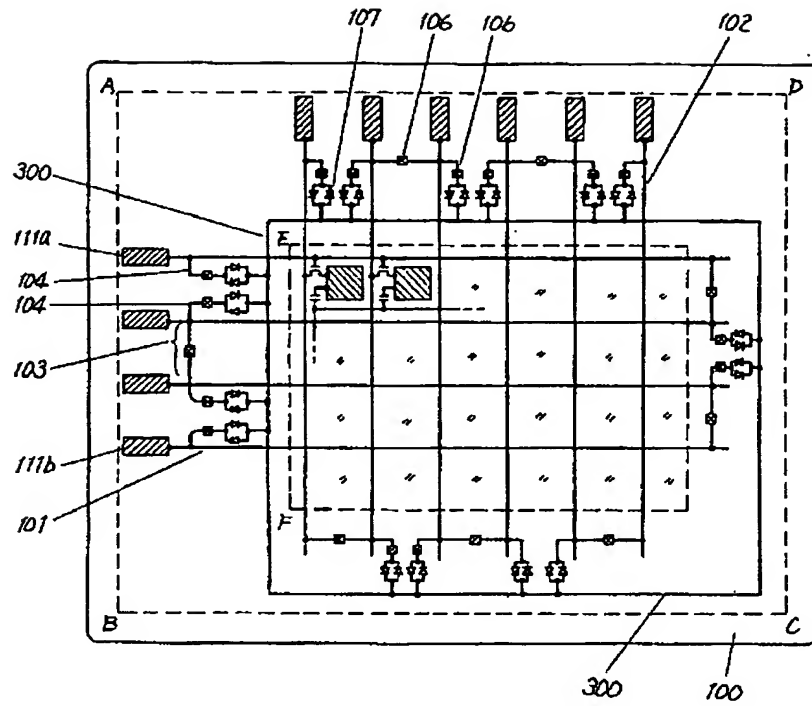
第2図



第 1 図



第 3 図



第 4 図

